

EXPRESS MAIL NO. EL897867376US

Noise decoupling for semiconductor device with BiCMOS-type substrate

Patent Number: ☐ US6232645
Publication date: 2001-05-15
Inventor(s): BELOT DIDIER (FR)
Applicant(s):: ST MICROELECTRONICS SA (US)
Requested Patent: ☐ FR2787636
Application US19990466727 19991217
Priority Number(s): FR19980015941 19981217
IPC Classification: H01L29/00 ; H01L29/47
EC Classification: H01L27/06D4W, H04B1/28
Equivalents: ☐ EP1011143, ☐ JP2000183293

Abstract

A semiconductor device of the type having an integrated circuit with connection terminals connected to metal pads by connecting wires is provided. The integrated circuit includes a semiconductor substrate having a lower portion on top of which there is an upper layer that is more heavily doped than the lower portion. A first block and a second block are produced in the upper part of the substrate, and decoupling means are arranged in the vicinity of the first block. The decoupling means include at least one decoupling circuit that is connected to the lower portion of the substrate and to a ground connection pad, and the decoupling circuit has a minimum impedance at a predetermined frequency. In one preferred embodiment, the decoupling circuit includes an inductive-capacitive resonant circuit having a resonant frequency substantially equal to the predetermined frequency. In another preferred embodiment, the decoupling means includes a plurality of decoupling circuits and each of the decoupling circuits has a minimum impedance at a different predetermined frequency. A mobile telephone apparatus that includes at least one such integrated circuit is also provided.

Data supplied from the esp@cenet database - I2

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication : 2 787 636

(à n'utiliser que pour les
commandes de reproduction)

②1 N° d'enregistrement national : 98 15941

⑤1 Int Cl⁷ : H 01 L 23/64, H 01 L 27/10

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 17.12.98.

③0 Priorité :

④3 Date de mise à la disposition du public de la
demande : 23.06.00 Bulletin 00/25.

⑤6 Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

⑥0 Références à d'autres documents nationaux
apparentés :

⑦1 Demandeur(s) : STMICROELECTRONICS SA
Société anonyme — FR.

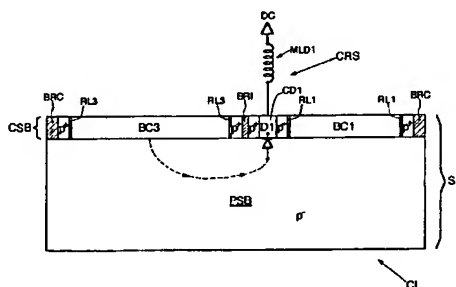
⑦2 Inventeur(s) : BELOT DIDIER.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : CASALONGA ET JOSSE.

⑤4 DISPOSITIF SEMI-CONDUCTEUR AVEC SUBSTRAT DU TYPE BICMOS A DECOUPLAGE DE BRUIT.

⑤7 Le circuit intégré (CI) est réalisé sur un substrat adapté pour une technologie BICMOS. Le découplage substrat est réalisé par un circuit résonant (CRS) disposé entre un émetteur de bruit (BC3) et un récepteur sensible au bruit. On règle la fréquence de résonance du circuit résonant inductif-capacitif sur la fréquence de travail du récepteur. Les charges injectées dans le substrat sont alors évacuées vers la masse par le circuit résonant.



FR 2 787 636 - A1



**Dispositif semi-conducteur avec substrat du type BiCMOS à
découplage de bruit.**

L'invention concerne les dispositifs semi-conducteurs, et plus particulièrement le découplage entre un émetteur de bruit et un récepteur sensible au bruit réalisés à l'intérieur d'un circuit intégré sur un substrat adapté à une technologie BiCMOS (technologie bipolaire CMOS, c'est-à-dire alliant des transistors bipolaires et des transistors complémentaires à effet de champ à grilles isolées).

Le bruit de couplage à l'intérieur d'un circuit intégré provient essentiellement de deux sources, à savoir le couplage électromagnétique dû au boîtier et aux lignes métalliques du circuit et le couplage électrique dû au substrat.

La présente invention vise plus particulièrement à résoudre le problème du bruit de couplage électrique dû au substrat.

Plus précisément, lorsqu'un émetteur de bruit injecte des charges dans le substrat, celles-ci se répartissent de façon uniforme et peuvent alors être captées par un récepteur dont le fonctionnement peut être perturbé si celui-ci est sensible à ce bruit électrique.

A titre indicatif, un émetteur de bruit, au sens de la présente invention, peut être par exemple un transistor fort signal injectant des charges dans le substrat, charges captées par exemple par un transistor faible signal qui se comporte alors comme un récepteur sensible au bruit.

L'invention s'applique avantageusement mais non limitativement au domaine des téléphones mobiles. Fonctionnellement, un téléphone mobile comporte, après un étage de réception radio-fréquence, un amplificateur faible bruit à transistors destiné à traiter des signaux de très faible puissance, typiquement de l'ordre de 1 nanowatt à

100 nanowatt. Cet amplificateur faible bruit est suivi d'un mélangeur destiné à effectuer une transposition de fréquence à partir d'un signal issu d'un oscillateur commandé en tension associé à une boucle à verrouillage de phase recevant un signal issu d'un oscillateur local et comportant un diviseur de fréquence.

L'oscillateur commandé en tension traite par exemple des signaux de l'ordre de 100 mVolts, tandis que la boucle à verrouillage de phase traite par exemple des signaux de l'ordre de 200 mVolts et comporte notamment pour la partie numérique des transistors CMOS alimentés sous 3 volts. Ces signaux ont typiquement une puissance de l'ordre du watt, ce qui est une forte puissance par rapport à la puissance des signaux traités par l'amplificateur faible bruit. Il en résulte donc dans le substrat un bruit analogique haute fréquence lié à l'oscillateur commandé en tension ainsi qu'un bruit numérique large bande lié à la boucle à verrouillage de phase. L'ensemble de ces perturbations crée un bruit blanc dont la puissance en décibels est de nature à perturber l'amplificateur faible bruit, si l'ensemble de ces composants est réalisé au sein d'un même circuit intégré.

Une solution actuellement envisagée pour remédier à cet inconvénient consiste à réaliser l'amplificateur faible bruit, l'oscillateur commandé en tension et la boucle à verrouillage de phase ainsi que le mélangeur sur des circuits intégrés distincts. A titre indicatif, l'amplificateur faible bruit et l'oscillateur commandé en tension peuvent être réalisés sur deux circuits distincts en substrat d'arséniure de gallium, tandis que la boucle à verrouillage de phase et le mélangeur peuvent être réalisés sur un circuit intégré de silicium et plus particulièrement adapté à une technologie BiCMOS.

Or, ceci conduit à augmenter la surface du dispositif global ainsi que son coût.

L'invention vise à apporter une solution plus satisfaisante à ce problème et propose d'une façon générale, de réaliser au sein d'un même circuit intégré un émetteur de bruit et un récepteur sensible au bruit tout en assurant un découplage entre l'émetteur et le récepteur. En d'autres termes, l'invention vise à éliminer le bruit de couplage se propageant à l'intérieur du substrat du circuit intégré.

L'invention propose donc un dispositif semi-conducteur comprenant dans un enrobage de résine, un circuit intégré possédant des plots de connexion reliés à des pattes métalliques par des fils de liaison.

5 Selon une caractéristique générale de l'invention, le circuit intégré comprend un substrat semi-conducteur comportant une partie inférieure (par exemple dopée P⁻) surmontée d'une couche supérieure plus fortement dopée que la partie inférieure (par exemple dopée P⁺). En d'autres termes, le substrat est ici un substrat particulièrement adapté à une technologie BiCMOS. Le circuit intégré comporte par ailleurs un
10 premier bloc dit "émetteur de bruit", par exemple un transistor fort signal et/ou un oscillateur commandé en tension et/ou une boucle à verrouillage de phase, ainsi qu'un deuxième bloc dit "sensible au bruit", par exemple un transistor faible signal comme ceux associés en particulier à des amplificateurs faible bruit.

15 Le bloc émetteur et le deuxième bloc ou bloc récepteur sont réalisés dans la partie supérieure du substrat. Le terme "bloc" doit être compris dans un sens très général au sens de la présente invention. Il peut s'agir d'un simple transistor, mais également d'un ou de plusieurs blocs fonctionnels d'un composant réalisé au sein du circuit intégré.

20 Le circuit intégré comporte par ailleurs des moyens de découplage disposés au voisinage du deuxième bloc (bloc récepteur) et comportant au moins un circuit de découplage relié à la partie inférieure du substrat ainsi qu'à une patte de connexion, dite patte de connexion de masse, et destinée à être connectée à une masse, ce circuit de découplage
25 possédant une impédance minimale à une fréquence prédéterminée.

En d'autres termes, on réalise dans le substrat un chemin basse impédance (à impédance minimale) à une fréquence prédéterminée, par exemple 950 MHz dans le cas d'une application téléphonie mobile. Ainsi, les charges injectées dans le substrat par l'émetteur de bruit vont, pour
30 ladite fréquence prédéterminée, naturellement emprunter ce chemin d'impédance minimale pour être évacuées vers la masse. On obtient ainsi, pour cette fréquence prédéterminée, une diminution de la puissance du bruit. Si cette fréquence prédéterminée correspond à la fréquence des signaux traités par le récepteur sensible au bruit, on minimise ainsi les
35 perturbations de son fonctionnement.

On a ainsi réalisé un découplage du substrat bande étroite particulièrement adapté à une technologie BiCMOS.

Selon un mode de réalisation de l'invention, le circuit de découplage est un circuit inductif capacitif ayant une fréquence de résonance sensiblement égale à ladite fréquence prédéterminée. Ainsi, à la fréquence de résonance, l'impédance du circuit résonant est minimale.

Dans un boîtier semi-conducteur, la liaison entre les plots de connexion du circuit intégré et l'extérieur se fait par le biais de fils de liaison soudés entre les plots de connexion et les pattes métalliques correspondantes. Et cette liaison, incorporant le fil et la patte de connexion, est généralement inductive.

Aussi, selon un mode de réalisation de l'invention, le circuit de découplage comporte une capacité connectée entre la partie inférieure du substrat et un plot de connexion du circuit intégré, ainsi que des moyens de liaison inductifs comportant la patte de connexion de masse et au moins un fil de liaison connecté entre ledit plot de connexion et ladite connexion de masse.

On connaît, à un pourcentage près, généralement à moins de 5% près, la valeur inductive de la liaison entre le plot de connexion et la masse. Aussi, si l'on choisit la fréquence prédéterminée pour laquelle on souhaite avoir une réjection du bruit en dessous du niveau du signal faible puissance qui ne doit pas être perturbé, on peut en déduire aisément la valeur de la capacité correspondant à cette fréquence de résonance.

On peut réaliser cette capacité par différents moyens, par exemple en réalisant une capacité métal/métal entre deux niveaux de métallisation du circuit intégré. L'une des électrodes de la capacité peut alors être reliée directement à la partie inférieure du substrat par un via, tandis que l'autre électrode peut être reliée également par un via à un niveau de métallisation supérieur formant un plot de connexion.

Ceci étant, il est particulièrement avantageux que la capacité soit formée d'une diode en inverse, réalisée par un caisson semi-conducteur, ménagé dans la couche supérieure du substrat et au contact de la partie inférieure du substrat. Ce caisson semi-conducteur a un type de conductivité opposé à celui de la partie inférieure du substrat. Dans ce cas, ladite patte de connexion de masse est destinée à être reliée à une masse

dynamique dont la tension continue est réglable.

L'homme du métier sait en effet que lorsqu'un plan d'alimentation, ayant une valeur de tension fixée, est assez large, la capacité de ce plan par rapport à la masse est très grande et il se produit
5 alors un court-circuit entre ce plan d'alimentation et le plan de masse lorsque la fréquence est élevée. On parle alors de "masse dynamique".

Ce mode de réalisation, qui prévoit l'obtention d'une capacité par réalisation d'une diode montée en inverse, permet un réglage particulièrement précis de la valeur de la capacité. En effet, les
10 dimensions surfaciques (facteur de forme et périmètre) permettent d'obtenir une valeur de capacité très proche de la valeur souhaitée. En outre, le réglage final de la valeur de la fréquence à laquelle l'isolation (découplage) sera maximum, peut être obtenu par modification de la valeur de la tension de la masse dynamique externe (tension de cathode de
15 la diode).

Lorsque la fréquence pour laquelle on souhaite avoir une isolation du bruit est particulièrement élevée, par exemple de l'ordre de 2400 MHz, on peut prévoir que les moyens de liaison inductifs comportent
20 plusieurs fils de liaison connectés entre ledit plot de connexion et ladite patte de connexion de masse, ce qui permet de diminuer la valeur de l'inductance.

Dans certaines applications, les signaux destinés à être traités par le ou les récepteurs sensibles au bruit, peuvent avoir des fréquences différentes. Ainsi, en téléphonie mobile par exemple, on peut être amené à
25 fonctionner sur des réseaux de transmission à 950 MHz, 1800 MHz, 2400 MHz, voire plus. Dans ce cas, l'invention permet de réaliser un découplage large bande du substrat en réalisant les moyens de découplage comprenant plusieurs circuits de découplage ayant respectivement des impédances minimales à différentes fréquences prédéterminées. On pourra ainsi
30 réaliser différentes diodes dont les dimensions surfaciques pourront être différentes en fonction des fréquences d'utilisation souhaitées.

Dans un tel mode de réalisation, il est particulièrement souhaitable que les circuits de découplage soient placés côte à côte entre
le bloc émetteur de bruit et le bloc récepteur sensible au bruit. En outre, le
35 circuit de découplage associé à la fréquence la plus basse est celui qui est

le plus près du premier bloc (émetteur de bruit), tandis que le circuit de découplage associé à la fréquence la plus haute est celui qui est le plus près du deuxième bloc (sensible au bruit). En d'autres termes, la diode la plus proche de l'émetteur sera celle qui aura une résonance maximum parce qu'elle sera affectée de la résistance substrat la plus faible entre l'émetteur et elle-même. De même, la diode la plus éloignée de l'émetteur sera celle qui aura un coefficient de résonance minimum, parce qu'elle sera affectée de la résistance substrat la plus élevée.

Là encore, un réglage final des valeurs de fréquence auxquelles l'isolation sera maximum peut être obtenu par modification des valeurs de tension continue des masses dynamiques externes auxquelles sont reliées les différentes diodes.

On a vu plus haut que les moyens de découplage doivent être disposés au voisinage du deuxième bloc, et ce de façon à isoler au mieux le récepteur sensible au bruit. En fait, plus les moyens de découplage seront près du récepteur, meilleure sera l'isolation. En pratique, la distance entre les moyens de découplage et le deuxième bloc récepteur est comprise entre quelques microns (liés à la technologie de fabrication) et quelque dizaines de microns (par exemple 50 microns). Ceci étant, l'homme du métier saura aisément ajuster cette distance en fonction des applications et de la réjection de bruit minimale acceptable.

En pratique, le premier bloc (émetteur de bruit) est réalisé dans une première zone de couche supérieure du substrat et le deuxième bloc et les moyens de découplage sont réalisés dans une deuxième zone de la couche supérieure du substrat. Il est alors particulièrement avantageux que les deux zones soient mutuellement séparées par une barrière semi-conductrice plus fortement dopée que la couche supérieure du substrat, cette barrière semi-conductrice étant reliée à la masse. Une telle isolation permet, en combinaison avec l'implantation des moyens de découplage précédemment mentionnés, d'obtenir dès les basses fréquences, une bonne réjection de bruit.

D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de réalisation, nullement limitatifs, et des dessins annexés, sur lesquels :

- la figure 1 est un synoptique schématique de blocs fonctionnels

incorporés au sein d'un circuit intégré selon l'invention et correspondant à une application de téléphonie mobile;

- la figure 2 illustre schématiquement la disposition des différents blocs de la figure 1 au sein du substrat du circuit intégré;
- 5 - la figure 3 est une coupe selon la ligne III-III de la figure 2;
- la figure 4 illustre très schématiquement les moyens de liaison inductifs des moyens de découplage selon l'invention;
- la figure 5 illustre schématiquement la réjection de bruit obtenu par le dispositif selon l'invention; et
- 10 - la figure 6 illustre partiellement et très schématiquement une autre variante du dispositif selon l'invention.

Sur la figure 1, la référence CI désigne un circuit intégré au sein duquel sont réalisés différents éléments d'un étage de réception d'un téléphone mobile par exemple. Plus précisément, ce circuit intégré

15 comporte un amplificateur faible bruit LNA recevant d'une tête de réception radio-fréquence RF, des signaux faible puissance, typiquement de 1 nW à 1 μ W, et ayant une fréquence dans le cas particulier qui va être décrit, de 950 MHz si le téléphone mobile est réglé sur un tel réseau de transmission. Ceci étant, comme on le verra plus en détail ci-après,

20 d'autres fréquences peuvent être envisagées, typiquement 1800 MHz, 2400 MHz ou 5200 MHz. Les signaux issus de l'amplificateur faible bruit LNA sont mélangés dans un mélangeur MIX recevant par ailleurs le signal de sortie d'un oscillateur commandé en tension VCO délivrant un signal centré sur la fréquence d'entrée (par exemple 950 MHz) associé à une

25 boucle à verrouillage de phase PLL comportant généralement un diviseur de fréquence numérique. Un oscillateur local OSC, par exemple un quartz, délivre à la boucle à verrouillage de phase un signal de fréquence de référence, typiquement 26 MHz. Dans le cas présent, la fréquence du signal de sortie du mélangeur est voisine de 0 MHz. L'oscillateur VCO

30 induit ici un bruit centré autour de 950 MHz, tandis que la boucle à verrouillage de phase induit un bruit de plus large bande.

Sur les figures 2 et 3, les références BC1, BC2, BC3 et BC4 désignent respectivement les blocs de substrat incorporant par exemple respectivement l'amplificateur LNA, le mélangeur MIX, l'oscillateur

35 commandé en tension VCO et la boucle à verrouillage de phase PLL.

Ceci étant, d'une façon plus générale, on considèrera en se référant à ces figures 2 et 3, que le bloc BC1 incorpore un récepteur sensible au bruit, tandis que les blocs BC3, BC2 et BC4 sont de nature à émettre du bruit, par exemple un bruit blanc.

5 Le substrat SB au sein duquel est réalisé le circuit intégré CI, est un substrat utilisable dans un process BiCMOS. Il comporte à cet égard par exemple une partie inférieure faiblement dopée de type P (dopage P^- ; typiquement 10^{14} à 10^{15} atomes de dopants cm^{-3} , résistivité 15 Ohms/cm) ayant une épaisseur typiquement de l'ordre de 350 microns. La face arrière
10 du substrat est généralement reliée à la masse. En partie avant, le substrat SB comporte une couche supérieure CSB plus fortement dopée que la partie inférieure PSB. Cette couche CSB, également de conductivité P, présente ainsi typiquement un dopage P^+ (par exemple 10^{18} atomes de dopants cm^{-3}) avec une résistivité de l'ordre de 0,2 Ohms/cm. L'épaisseur
15 de cette couche supérieure est typiquement de l'ordre de 3 microns. L'homme du métier sait que cette couche supérieure, permet notamment d'éviter un phénomène d'auto-échauffement des transistors à effet de champ (phénomène de Latch up).

20 Les zones Z1-Z4 du circuit intégré, au sein desquelles sont réalisés les blocs BC1-BC4, sont mutuellement séparées par une barrière semi-conductrice formée d'une barrière périphérique BRC et de barrières internes BRI. La barrière BRC et les barrières BRI sont en fait des zones semi-conductrices de même type de conductivité que celui de la couche supérieure CSB, mais plus fortement dopées que cette couche CSB. Le
25 dopage de cette barrière d'isolation est ainsi un dopage P^{++} (par exemple 10^{20} at. cm^{-3}).

30 L'ensemble de cette barrière semi-conductrice d'isolation est reliée à un plan de masse externe par des moyens de liaison MLB. On reviendra plus en détail ci-après sur la fonction de cette barrière d'isolation.

Par ailleurs, chaque bloc semi-conducteur BCi est entouré d'un anneau semi-conducteur local RLi également dopé P^{++} .

35 L'homme du métier sait que la fonction d'un tel anneau local consiste notamment à créer une équipotentielle de substrat autour du bloc semi-conducteur de façon notamment à éviter tout risque de décalage de

valeur des tensions de seuil des transistors MOS incorporés dans ledit bloc. L'invention prévoit également ici de relier de façon indépendante, par des moyens de liaison MLR_i, chaque anneau local RL_i à la masse.

Par ailleurs, on réalise au sein de la zone Z1 du circuit intégré, au
 5 voisinage du bloc BC1, une diode D1 disposée entre le bloc BC3 et le bloc BC1, ainsi qu'une diode D2 disposée également au voisinage du bloc BC1 entre le bloc BC2 et le bloc BC1. Les diodes D1 et D2, toutes les deux reliées à une masse dynamique DC par l'intermédiaire de moyens de liaison inductifs MLD1 et MLD2, forment deux circuits de découplage
 10 destinés à isoler le bloc BC1, du bruit généré par le bloc BC3, mais également généré par les blocs BC2 et BC4.

Chaque diode (seule la diode D1 est représentée sur la figure 3) est en fait une diode dont la cathode est reliée à la masse dynamique DC et dont l'anode est reliée à la partie inférieure du substrat PSB. En pratique,
 15 cette diode peut être réalisée par un caisson CD1, de type de conductivité opposé à celui de la partie inférieure du substrat (en l'espèce un caisson N) obtenu par épitaxie ou implantation. La jonction PN de la diode se situe donc à l'interface entre la partie inférieure PSB du substrat et la région dopée N. Cette diode forme une capacité qui réalise, avec les moyens de
 20 liaison inductifs MLD associés, un circuit de découplage résonant CRS dont l'impédance sera minimale à la fréquence de résonance. L'impédance du circuit de découplage est pour une pulsation ω donnée, égale à

$$R + jL\omega + \frac{1}{jC\omega}$$

25

où R désigne la résistance du substrat entre l'émetteur et le caisson CD1. A la fréquence de résonance, l'impédance est minimale et vaut R. Si l'on ajuste la fréquence de résonance du circuit de découplage à la fréquence
 30 des signaux reçus par le bloc BC1, on crée alors, pour cette fréquence, un chemin d'impédance minimal (illustré schématiquement en tiretés sur la figure 3) par lequel les charges générées à cette fréquence dans la partie inférieure du substrat par les blocs émetteurs de bruit BC3, BC4 et BC2, seront évacuées vers la masse.

35 Comme on le voit de façon très schématique sur la figure 4, un

circuit intégré repose de façon classique sur une plaque centrale PLQ d'une grille de connexion comportant par ailleurs des pattes de connexion métalliques PTM. L'ensemble est maintenu dans un enrobage de résine RS. Sur la surface du circuit intégré sont ménagés des plots de connexion reliés par des vias (trous d'interconnexion métalliques) aux différents composants actifs du circuit intégré. Ces différents plots de connexion peuvent être soit connectés sur la plaque centrale PLQ, soit directement aux pattes métalliques PTM, par des fils de liaison soudés. Les fils de liaison et les pattes de connexion métalliques associées forment des moyens de liaison inductifs dont la valeur de l'inductance peut être connue à quelques pourcents près. A titre indicatif, la valeur inductive d'un fil de liaison peut être typiquement de l'ordre de 3 nanoHenry, tandis que la valeur inductive des pattes de connexion métalliques est de l'ordre de 2 nanoHenry.

Si ω désigne la pulsation associée à la fréquence F de travail ($\omega = 2\pi F$), la capacité C est alors obtenue par la formule (1) :

$$C = \frac{1}{L\omega^2} \quad (1)$$

En pratique, on détermine de façon connue en soi la taille du caisson et son facteur de forme, de façon à obtenir ladite valeur de la capacité. Puis, on procède à un réglage fin de la fréquence de résonance du circuit résonant ainsi obtenu, c'est-à-dire un réglage fin de la fréquence de travail pour laquelle on souhaite avoir une réjection du bruit, en ajustant la valeur de la tension DC alimentant la patte de connexion PTMD1 reliée au plot de connexion PLCD1, lui-même relié à la diode D1.

On procède de la même manière pour la diode D2.

Les diodes D1 et D2 doivent être placées au voisinage du bloc BC1 sensible au bruit. Plus ces diodes sont proches du bloc BC1 et meilleure sera l'isolation. Ceci étant, en pratique, il a été constaté qu'une distance comprise entre quelques microns et quelques dizaines de microns donnait des résultats satisfaisants.

La réjection de bruit est illustrée sur la figure 5. On suppose que le ou les blocs émetteurs de bruit créent dans le substrat un bruit blanc ayant un niveau de puissance P0. On suppose également que la fréquence

des signaux reçus et traités par le bloc BC1 est la fréquence F1 (par exemple 950 MHz). Les diodes D1 et D2 ont donc été dimensionnées de façon à obtenir un circuit résonant dont la fréquence de résonance correspond à la fréquence F1. En l'absence des barrières isolantes BRC et BRI, on obtiendrait alors la courbe CO sur la figure 5, c'est-à-dire une diminution de la puissance du bruit à un niveau P1 qui se situe en dessous du niveau de sensibilité du bloc BC1 (en l'espèce l'amplificateur faible niveau). La présence des barrières isolantes BRC et BRI, reliées à la masse externe, ainsi que la présence des anneaux locaux reliés indépendamment à la masse, permet d'obtenir la courbe C1 qui se traduit par une bonne réjection déjà aux basses fréquences et qui permet d'obtenir pour la fréquence F1, un niveau de bruit P2 encore inférieur au niveau P1.

Lorsque le bloc sensible au bruit doit traiter des signaux qui peuvent avoir des fréquences de travail différentes, par exemple un téléphone mobile qui peut se connecter sur un réseau à 950 MHz ou bien à 1800 MHz ou 2400 MHz ou encore 5200 MHz, l'invention permet d'effectuer un découplage large bande du substrat. Plus précisément, comme illustré sur la figure 6, les moyens de découplage se composent alors d'autant de circuits résonants qu'il y a de fréquences de travail. On n'a représenté à des fins de simplification que deux diodes D10 et D11 sur la figure 6, correspondant respectivement aux fréquences 950 MHz et 1800 MHz. D'une façon générale, la distance entre la diode la plus proche du bloc BC1 sera comprise entre quelques microns et quelques dizaines de microns, et la diode associée à la fréquence de travail la plus faible sera située la plus loin du bloc BC1, tandis que la diode associée à la fréquence de travail la plus élevée sera disposée la plus proche du bloc BC1. On obtient ainsi un ensemble de fréquences pour lesquelles l'isolation est maximum.

L'invention permet ainsi, en utilisant des diodes de tailles spécifiques et en les plaçant entre un ou des blocs qui émettent un bruit blanc et un autre bloc qui est sensible au bruit sur une bande de fréquences, d'améliorer sensiblement l'isolation tout en utilisant un boîtier faible coût.

REVENDICATIONS

1. Dispositif semi-conducteur comprenant dans un enrobage de résine (RS) un circuit intégré (CI) possédant des plots de connexion reliés à des pattes métalliques par des fils de liaison, caractérisé par le fait que le circuit intégré (CI) comporte un substrat semi-conducteur (SB) comportant une partie inférieure (PSB) surmontée d'une couche supérieure (CSB) plus fortement dopée que la partie inférieure, ainsi qu'un premier bloc (BC3) et un deuxième bloc (BC1) réalisés dans la partie supérieure du substrat, et des moyens de découplage disposés au voisinage du deuxième bloc (BC1) et comportant au moins un circuit de découplage (CRS) relié à la partie inférieure du substrat (PSB) et à une patte de connexion de masse (PTMD1) destinée à être connectée à une masse, et possédant une impédance minimale à une fréquence prédéterminée.

2. Dispositif selon la revendication 1, caractérisé par le fait que le circuit de découplage (CRS) comporte un circuit résonant inductif capacitif ayant une fréquence de résonance sensiblement égale à ladite fréquence prédéterminée.

3. Dispositif selon la revendication 2, caractérisé par le fait que le circuit de découplage (CRS) comporte une capacité (C) connectée entre la partie inférieure du substrat et un plot de connexion (PLCD1) du circuit intégré, ainsi que des moyens de liaison inductifs (MLD1) comportant ladite patte de connexion de masse (PTMD1) et au moins un fil de liaison (FLD1) connecté entre ledit plot de connexion et ladite patte de connexion de masse.

4. Dispositif selon la revendication 3, caractérisé par le fait que la capacité est formée d'une diode (D1) en inverse réalisée par un caisson semi-conducteur (CD1) ménagé dans la couche supérieure du substrat et au contact de la partie inférieure du substrat, ce caisson semi-conducteur (CD1) ayant un type de conductivité opposé à celui de la partie inférieure du substrat, par le fait que ladite patte de connexion de masse est destinée à être reliée à une masse dynamique dont la tension continue (DC) est réglable.

5. Dispositif selon la revendication 4, caractérisé par le fait que

les dimensions surfaciques du caisson (CD1) définissent la valeur de la capacité.

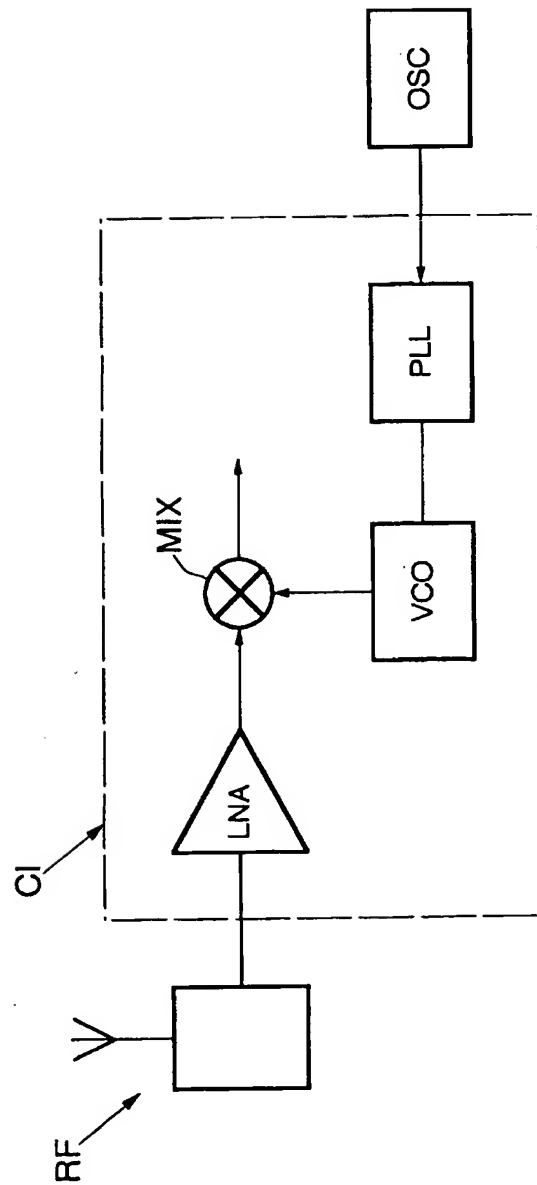
5 6. Dispositif selon la revendication 3, 4 ou 5, caractérisé par le fait que les moyens de liaison inductifs (MLD1) comportent plusieurs fils de liaison connectés entre ledit plot de connexion et ladite patte de connexion de masse.

10 7. Dispositif selon l'une des revendications précédentes, caractérisé par le fait que les moyens de découplage comprennent plusieurs circuits de découplage (D10, D11) ayant respectivement des impédances minimales à différentes fréquences prédéterminées.

15 8. Dispositif selon la revendication 7, caractérisé par le fait que les circuits de découplage (D10, D11) sont placés côte à côte entre le premier bloc et le deuxième bloc, le circuit de découplage associé à la fréquence la plus basse étant celui qui est le plus près du premier bloc tandis que le circuit de découplage associé à la fréquence la plus haute est celui qui est le plus près du deuxième bloc.

20 9. Dispositif selon l'une des revendications précédentes, caractérisé par le fait que la distance entre les moyens de découplage (CRS) et le deuxième bloc (BC1) est comprise entre quelques microns et quelques dizaines de microns.

25 10. Dispositif selon l'une des revendications précédentes, caractérisé par le fait que le premier bloc (BC3) est réalisé dans une première zone (Z3) de la couche supérieure du substrat, par le fait que le deuxième bloc (BC1) et les moyens de découplage (CRS) sont réalisés dans une deuxième zone (Z1) de la couche supérieure du substrat, et par le fait que les deux zones sont mutuellement séparées par une barrière semi-conductrice (BRC, BRI) plus fortement dopée que la couche supérieure du substrat, cette barrière semi-conductrice étant reliée à la masse.

FIG.1

2/5

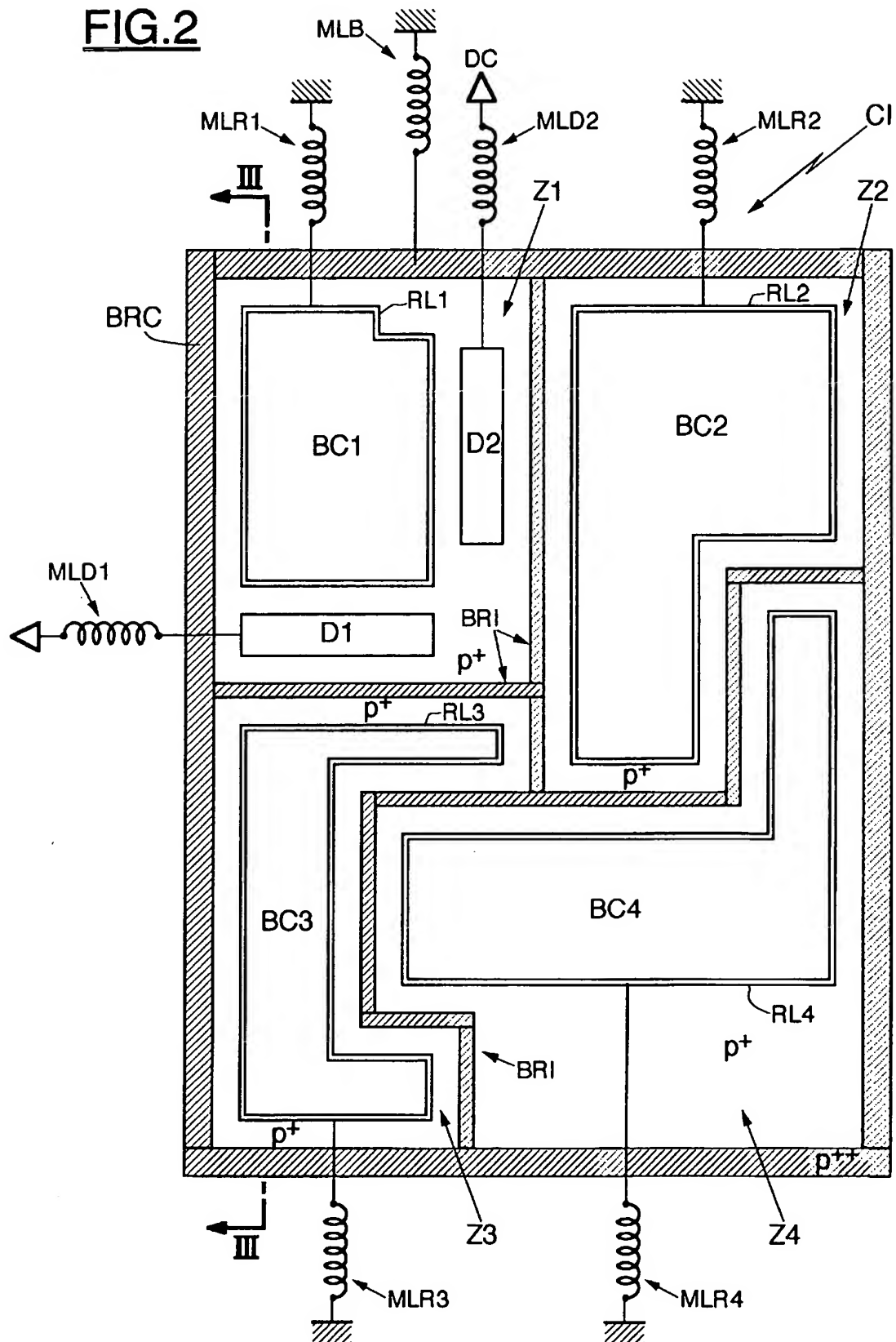
FIG.2

FIG.3

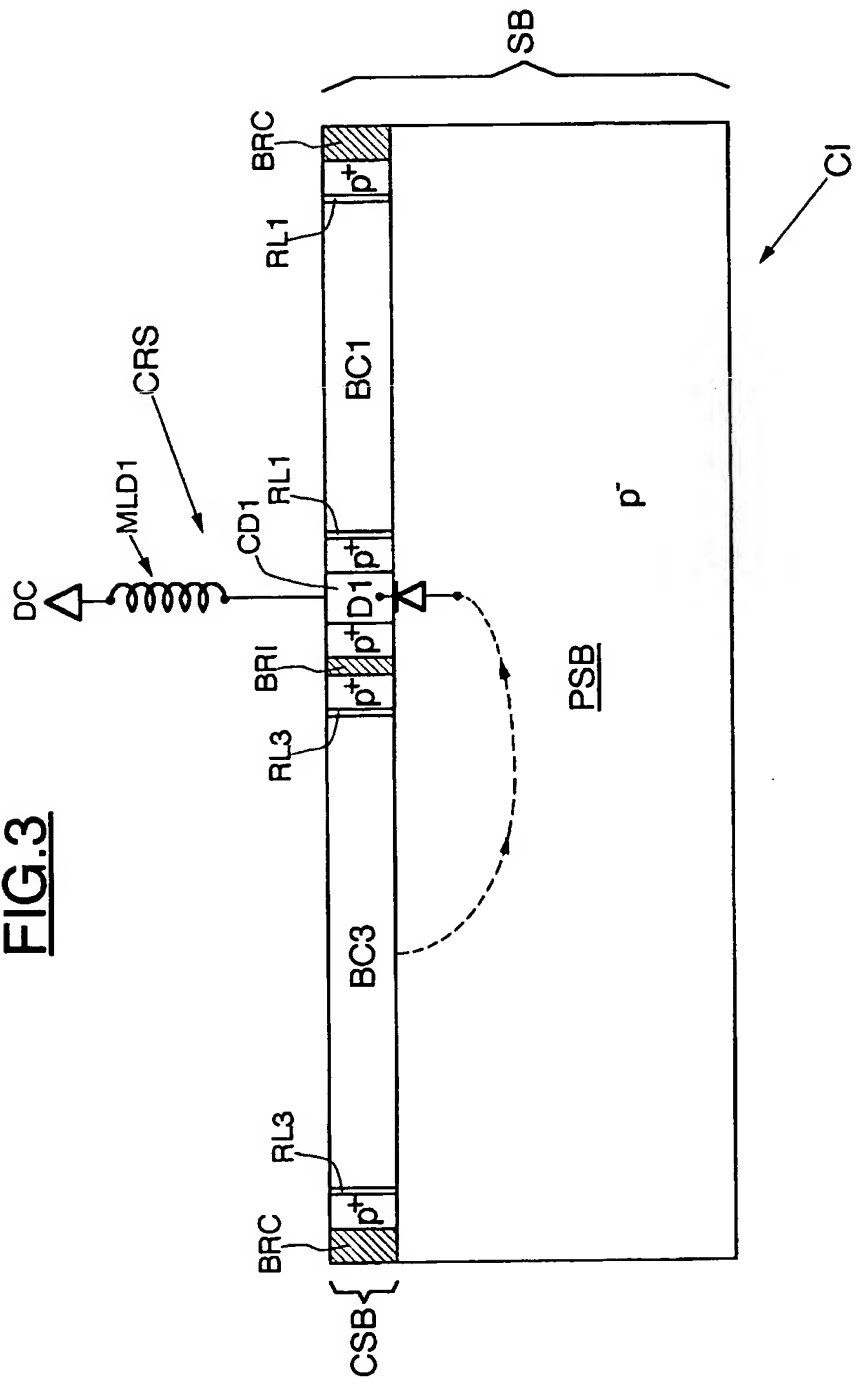
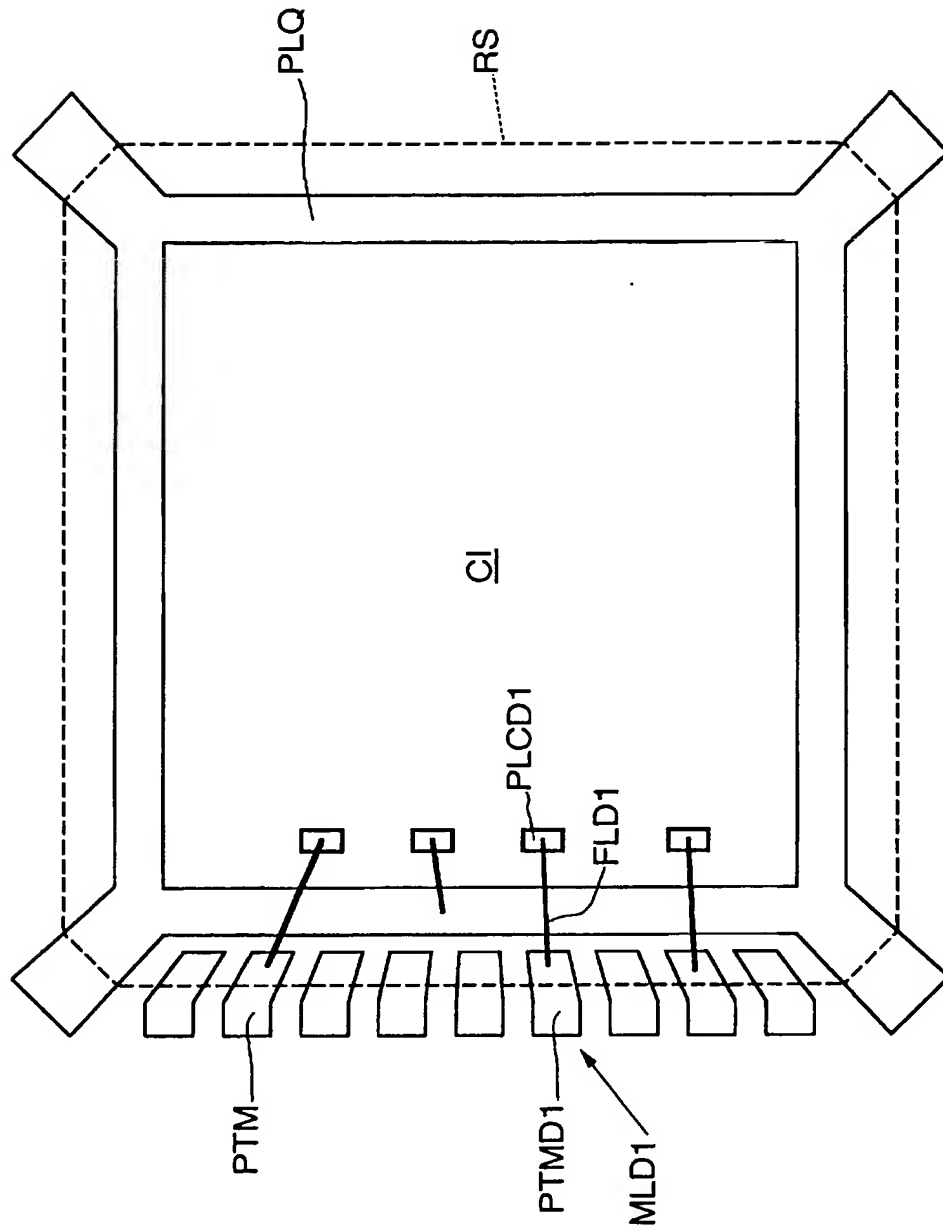
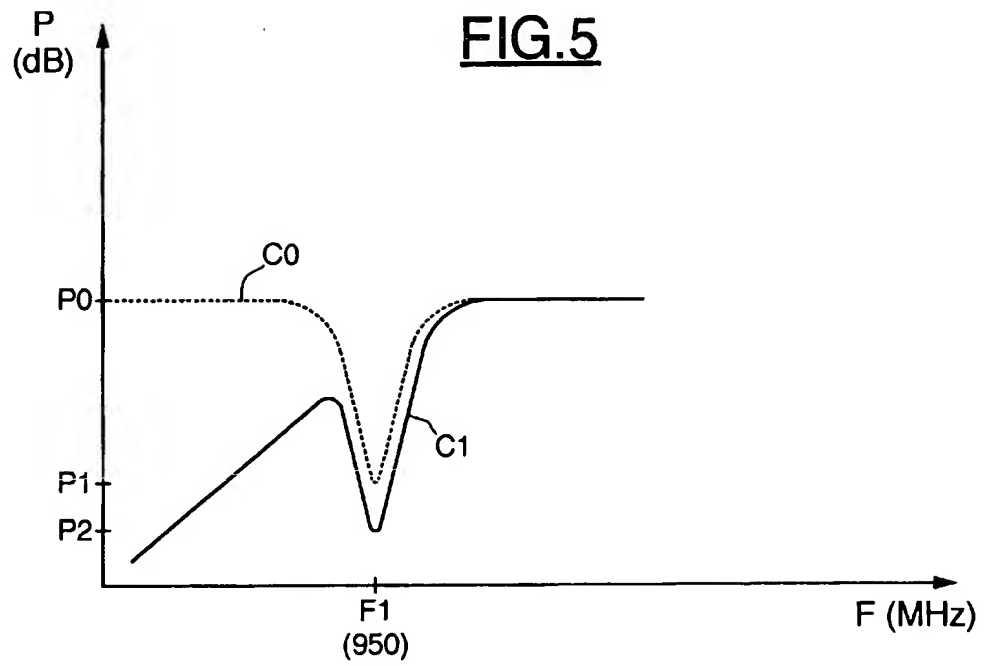
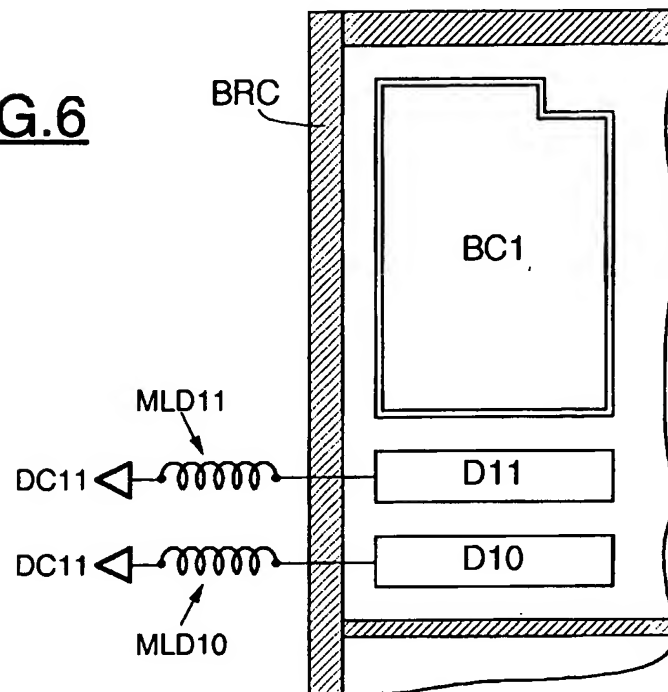


FIG. 4



5/5

FIG. 5**FIG. 6**

REPUBLIQUE FRANÇAISE

2787636

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
PRELIMINAIRE
établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 569257
FR 9815941

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
A	WO 96 37041 A (CAMBRIDGE IND LTD ;ORR JOHN PETER (GB)) 21 novembre 1996 (1996-11-21) * abrégé * * page 1, alinéa 3 * * revendication 1 * * figure 2 *	1-10
A	US 5 734 976 A (BARTSCHI ANTON ET AL) 31 mars 1998 (1998-03-31) * abrégé; figure 1 *	1-10
A	COPELAND M A: "VLSI FOR ANALOG/DIGITAL COMMUNICATIONS" IEEE COMMUNICATIONS MAGAZINE, vol. 29, no. 5, 1 mai 1991 (1991-05-01), pages 25-30, XP000231082 ISSN: 0163-6804 * page 28, colonne de droite, alinéa 2 - page 29, colonne de droite, dernier alinéa *	1-10
A	BURGHARTZ J N ET AL: "INTEGRATED RF AND MICROWAVE COMPONENTS IN BICMOS TECHNOLOGY" IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 43, no. 9, 1 septembre 1996 (1996-09-01), pages 1559-1570, XP000636271 ISSN: 0018-9383 * page 1567, colonne de gauche, alinéa 2 - page 1568, colonne de gauche, alinéa 1 *	1-10
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		H01L H04B
Date d'achèvement de la recherche		Examineur
30 août 1999		Munnix, S
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>		

1
EPO FORM 1503 03.82 (P04C13)